



## 封装脚位图

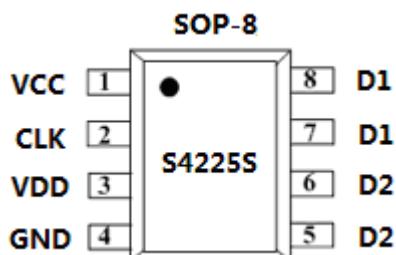


图2 脚位图

## 管脚描述

管脚名	主要描述
VCC	IC供电脚
VDD	外接电容, 实现保持时间
CLK	IC检测脚
GND	信号和功率地
D1,D2	LED灯珠负极连接点

## 订购信息

型号	丝印	包装形式
S4225S	S4225 8EDxxx	2500/盘

## 应用极限参数 (Note1)

参数	范围
VCC-GND	-0.3V ~ 25V
VDD-GND	0.3V ~ 6V
CLK-GND	0.3V ~ 6V
D1,D2-GND	0.3V~400V
工作温度范围	-20°C to +125°C
结温范围	-20°C to +125°C
存储温度范围	-40°C to +150°C
静电保护人体模式	2000V (Note2)
静电保护机器模式	200V

**Note1:** 最大极限值是指在实际应用中超出该范围, 将极有可能对芯片造成永久性损坏。以上应用极限值表示出了芯片可承受的应力值, 但并不建议芯片在此极限条件或超出“推荐工作条件”下工作。芯片长时间处于最大额定工作条件, 将影响芯片的可靠性。

**Note2:** 人体模型, 100pF 电容通过 1.5K ohm 电阻放电。

## 系列产品功能说明表

Part No.	驱动路数	状态顺序	封装
S4225S	2	D1→D2→D1+D2→D1	SOP-8

## 电气特性

( 除非特别说明, VCC=13V 且 Ta=25°C )

描述	符号	条件	典型值	单位
供电脚限制电压	VCC	IVCC=4mA	13	V
工作电流	IVCC	VCC=12	0.8	mA
内部供电电压	VDD		5.8	V
检测阈值电压	CLK(th)		1.3	V
检测脚低钳位电压	CLK(lcl)	ICLK=1mA	0	V
内置开关管的饱和电压	Vds(st)	Id <sub>x</sub> =0.3A	1.2	V
状态保持时的内部工作电流	IVDD(H)		<1	uA
判断开关闭合状态的延迟时间	Td(on)	Fsw=60KHz (1)	35	mS
判断开关断开状态的延迟时间	Td(off)		15	mS
状态复位电压	VDD		1.6	V

● (1): Fsw 为恒流电源的开关频率

## 逻辑顺序

S4225S 的逻辑顺序为 L1->L2->L1+L2, 其中 L1 和 L2 分别代表第一和第二路 LED 灯串。S4225S 的检测脚的有效输入波形要求如下图 3 所示

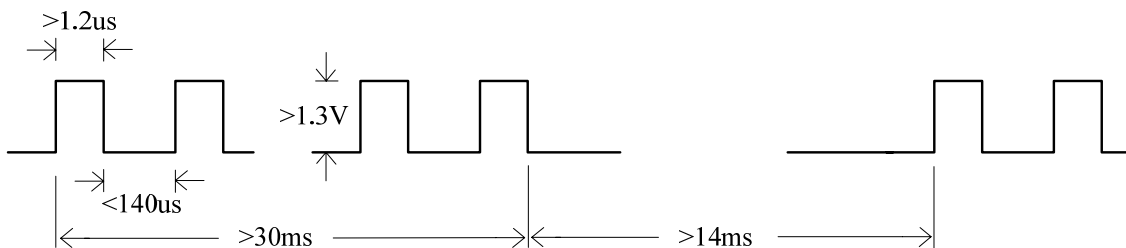


图 3 检测脚波形的要求示意图

## 功能说明

### 1、供电

S4225S 系列通过 VCC 脚进行供电，在应用中通过一个限流电阻把 VCC 脚连接到电源输出端的正极。由于 IC 的工作电流大约为 0.8mA，考虑到温度的变化等影响工作电流因素，在设计中必须留有余量。芯片内部的供电部分电路如下：

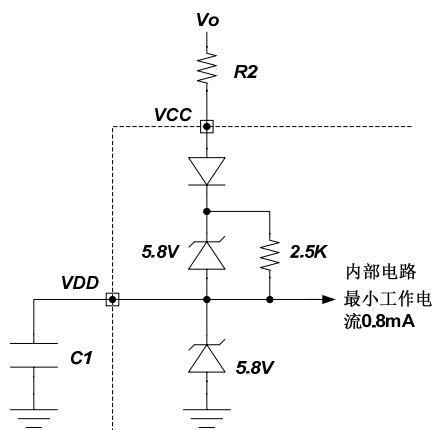


图4 内部供电部分电路

当输出电压  $V_o$  大于 13， $R_2$  的计算公式为：

$R_2(\max) = (V_o - 13) / 1$  (K $\Omega$ )，保证 IC 的供电电流大于 1mA；当输出电压  $V_o$  小于 13V， $R_2$  的计算公式为： $R_2(\max) = ((V_o - 5.8 - 0.7) / 1) - 2.5$  (K $\Omega$ )

IC 的 VCC 脚内部内置了钳位电路，其最大的钳位电流为 5mA，所以供电脚的限流电阻的最小值为  $R_2(\min) = (V_o - 13) / 5$  (K $\Omega$ )

### 2、检测

芯片的检测脚为 CLK，在应用中，CLK 脚通过检测电阻  $R_1$  连接到恒流电源电感的一端，如典型应用图中所示。芯片通过 CLK 脚判断输入开关

的闭合或者断开。当输入开关闭合时，CLK 脚检测到方波的波形，当输入开关断开时，CLK 脚检测到的方波消失。为了过滤掉噪声，避免造成误触发，S4225S 内部设计了判断开关闭合状态的延迟时间  $T_d(\text{on})$  和判断开关断开状态的延迟时间  $T_d(\text{off})$ 。

检测电阻  $R_1$  的选取必须保证当检测电阻的另一端出现负压时，流经  $R_1$  的电流必须小于 2mA。一般情况下， $R_1$  的取值为 470K。

### 3、驱动

S4225S 内置了两个 400V 开关管，外围应用电路得到了极大的简化，该开关管的饱和电压为 1.2V ( $I_{Dx} = 300\text{mA}$ )。S4225S 适合于输出电流小于 300mA 的应用中。

### 4、状态保持时间

S4225S 系列为了在输入开关断开时，状态能够保持到所需的时间，IC 在输入开关断开期间的内部工作电流小于 1 $\mu\text{A}$ ，可以通过调整连接到 VDD 脚的电容  $C_1$ ，得到所需的保持时间。电容  $C_1$  越大，保持时间越长。



## 5、S4225S 设计技巧

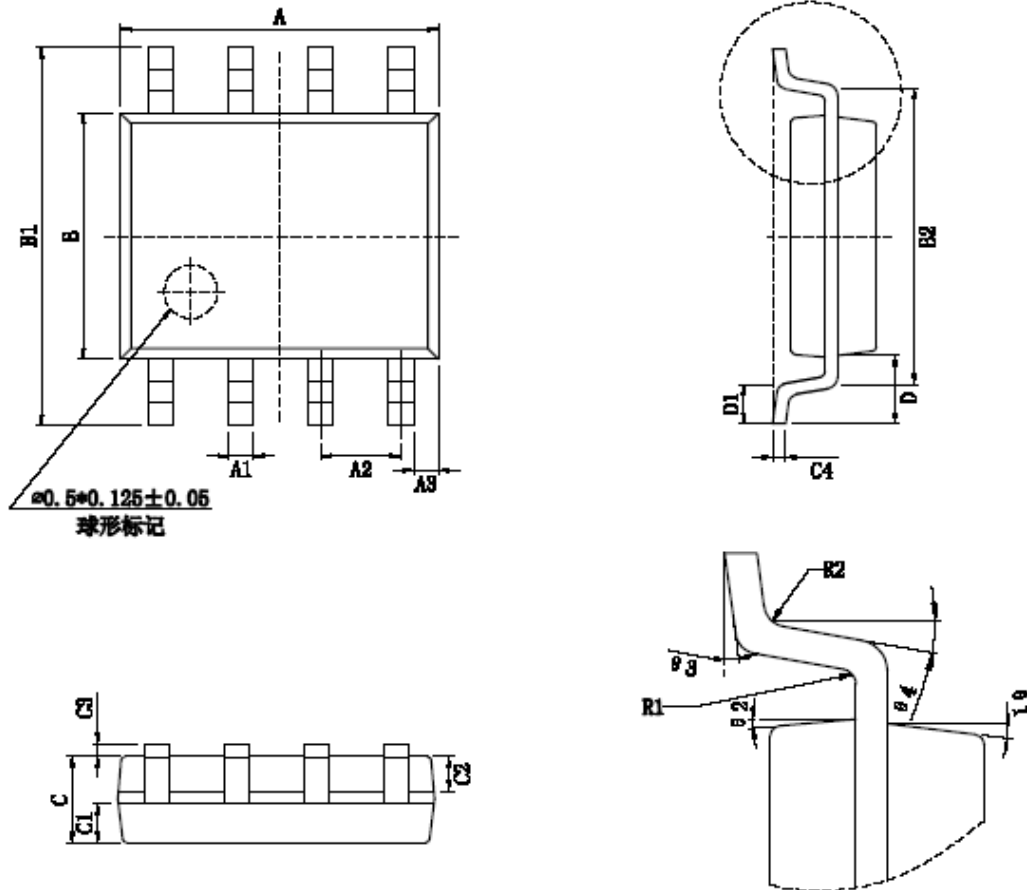
在设计 S4225S PCB 板时，遵循以下原则会有更佳的性能：

1. VDD 电容应尽量紧靠芯片 VDD 和 gnd 引脚；
2. 在 PCB 布局上要尽量考虑 S4225S 的散热的问题；

调色温电源测试时务必先接好负载再上电，  
避免输出端子短路及电源测试完未放电堆叠。

SDsemi Confidential

### SOP8 封装说明



标注	尺寸	最小(mm)	最大(mm)	标注	尺寸	最小(mm)	最大(mm)
A		4.80	5.00	C3		0.05	0.20
A1		0.35	0.45	C4		0.203TYP	
A2		1.27TYP		D		1.05TYP	
A3		0.345TYP		D1		0.40	0.60
B		3.80	4.00	R1		0.20TYP	
B1		5.80	6.20	R2		0.20TYP	
B2		5.00TYP		$\theta 1$		17° TYP4	
C		1.30	1.50	$\theta 2$		13° TYP4	
C1		0.55	0.65	$\theta 3$		0° ~ 8°	
C2		0.55	0.65	$\theta 4$		4° ~ 12°	



## 重要声明

### 1) MOS电路操作注意事项:

静电在很多地方都会产生, 采取下面的预防措施, 可以有效防止MOS电路由于受静电放电影响而引起的损坏:

- 操作人员要通过防静电腕带接地。
- 设备外壳必须接地。
- 装配过程中使用的工具必须接地。
- 必须采用导体包装或抗静电材料包装或运输。

### 2) 声明:

- 芯飞凌保留说明书的更改权, 恕不另行通知!
- 任何半导体产品特定条件下都有一定的失效或发生故障的可能, 买方有责任在使用芯飞凌产品进行系统设计和整机制造时遵守安全标准并采取安全措施, 以避免潜在失败风险可能造成人身伤害或财产损失情况的发生!
- 产品提升永无止境, 我公司将竭诚为客户提供更优秀的产品!



深圳市芯飞凌半导体有限公司

**Silicon Driver Semiconductor Co., Ltd**

*Drive Your Future Brighter!*