

外置NMOS的40V LED驱动器

概述

SN3351是一款降压型电感电流连续模式驱动芯片，适用于电源电压高于一颗或一串LED所需电压的应用场合。芯片的输入电压范围为6V至40V，采用合适的电感和外置NMOS输出电流可高达2A。

SN3351驱动外置NMOS，采用高位电流检测，可以通过外部电阻设置输出电流。

输出电流还可以通过在ADJ引脚加控制信号来设置。ADJ引脚可以接受的控制信号有直流电压或者PWM信号。这将提供直流或是连续脉冲形式的输出电流。

当ADJ引脚电压低于0.2V时芯片将关断，并进入低功耗模式。

芯片的封装形式为SOT23-5。可在-40°C ~ +85°C的温度范围下工作。

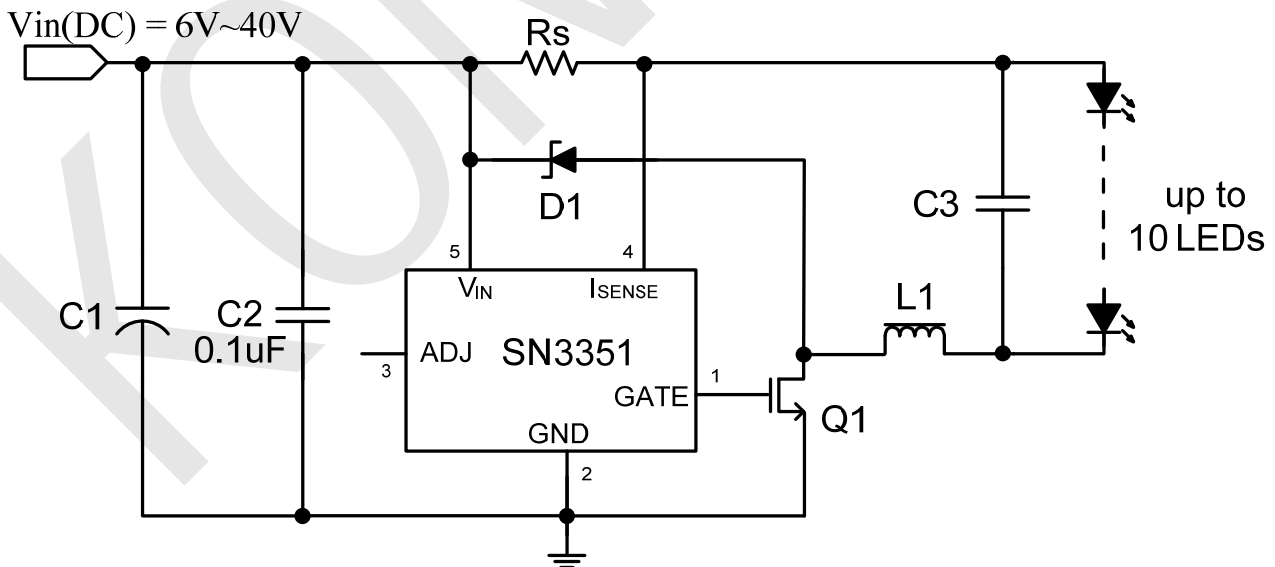
特点

- 极少的外围器件
- 采用外置NMOS
- 工作电压范围：6V 到 40V
- 输出电流可高达2A
- 高效率（高达98%）
- 1200:1 调光比
- 5%的输出电流精确度
- 两种方式（直流/PWM）实现芯片开关和调光功能
- 高达1MHz的开关频率
- 固有LED开路保护功能
- 过热保护

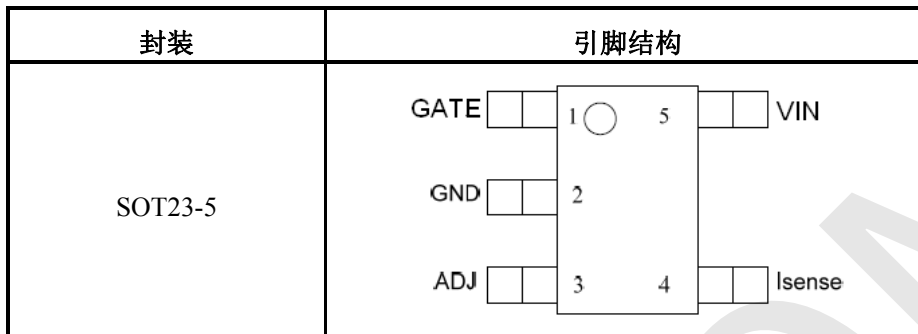
应用

- LED射灯
- 汽车照明
- 工业照明
- 白光LED照明
- 背光源

典型应用电路



引脚结构

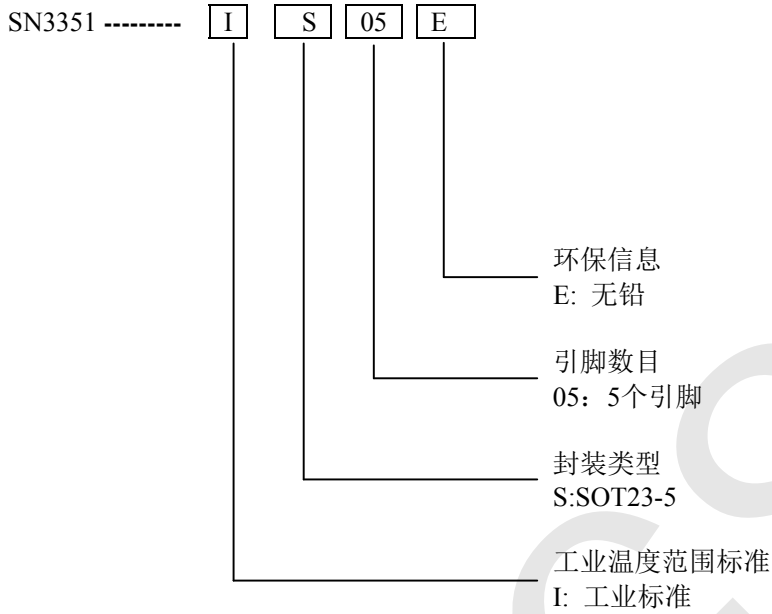


引脚描述

引脚名称	引脚序号	描述
GATE	1	驱动外置NMOS的栅极
GND	2	接地引脚
ADJ	3	<p>多功能开关/亮度控制脚：</p> <ul style="list-style-type: none"> * 引脚悬空工作在普通模式。(普通模式下$V_{ADJ} = V_{REF} = 1.2V$，工作电流 $I_{OUT\ nom} = 0.1/R_S$) * 输入电压低于0.2V，关闭输出电流 * 输入直流电压从0.3V到1.2V，输出电流调整范围从 25% 到 100% * 通过不同占空比的PWM信号来控制输出电流 * 当ADJ引脚电压超过1.2V时，电流被自动钳位在100%的$I_{OUT\ nom}$
I_{SENSE}	4	通过在这个引脚和 V_{IN} 之间加电阻 R_S ，可以计算普通模式下的平均输出电流 $I_{OUT\ nom} = 0.1/R_S$
V_{IN}	5	输入电压 (6V 到 40V). 须在该引脚就近接一个0.1 μ F的X7R电容到地

订货信息

订购型号	封装形式	每卷数量	工作温度范围
SN3351IS05E	SOT23-5	3,000	-40 °C to 85°C



最大极限值

符号	参数	最大限定范围
V_{IN}	输入电压	-0.3V to +50V
V_{ISENSE}	I_{SENSE} 电压	$V_{IN}+0.3V$ to $V_{IN}-5V$ (当 $V_{IN}>5V$) $V_{IN}+0.3V$ to $-0.3V$ (当 $V_{IN}<5V$)
V_{GATE}	GATE电压	-0.3V to +6V
V_{ADJ}	ADJ引脚输入电压	-0.3V to +6V
T_{OP}	芯片工作时的环境温度	-40 to 85°C
T_{ST}	芯片存储时的环境温度	-55 to 150°C
T_{jMAX}	结温	150°C
$R_{\theta JA}$	热阻值	191°C/W
	ESD (人体模型)	2KV

如果器件工作条件超过上述各项极限值，可能对器件造成永久性损坏。上述参数仅仅是工作条件的极限值，不建议器件工作在推荐条件以外的情况。器件长时间工作在极限工作条件下，其可靠性及寿命可能受到影响。

电特性 (测试条件: $V_{IN}=12V$, $T_{amb}=25^{\circ}C$ 除非特别说明) (*)

符号	参数	条件	最小值	典型值	最大值	单位
V_{IN}	输入电压		6		40	V
I_{INQoff}	输出关闭时的静态电流	ADJ引脚接地		60	80	μA
I_{INQon}	输出工作时的静态电流	ADJ引脚悬空		400	600	μA
V_{ISENSE}	电流检测端电压		91	96	101	mV
$V_{SENSEHYS}$	电流检测端迟滞			± 15		%
I_{SENSE}	I_{SENSE} 引脚输入电流	$V_{SENSE} = 0.1V$		8		μA
V_{REF}	内部基准电压	ADJ引脚悬空		1.2		V
V_{ADJ}	ADJ引脚模拟调光电压范围		0.3		1.2	V
V_{ADJoff}	使芯片从开到关时, ADJ引脚阈值电压	V_{ADJ} 下降	0.15	0.2	0.25	V
V_{ADJon}	使芯片从关到开时, ADJ引脚阈值电压	V_{ADJ} 上升	0.2	0.25	0.3	V
R_{ADJ}	ADJ引脚内部到 V_{REF} 的上拉电阻			500		K Ω
V_{GATE}	GATE输出高电平		4.2	4.5		V
I_{source}	GATE上拉电流	GATE=0V	70	90		mA
I_{sink}	GATE下拉电流	GATE=4.5V	60	70		mA

电特性 (测试条件: $V_{IN}=12V$, $T_{amb}=25^{\circ}C$ 除非特别说明) (*) (继续)

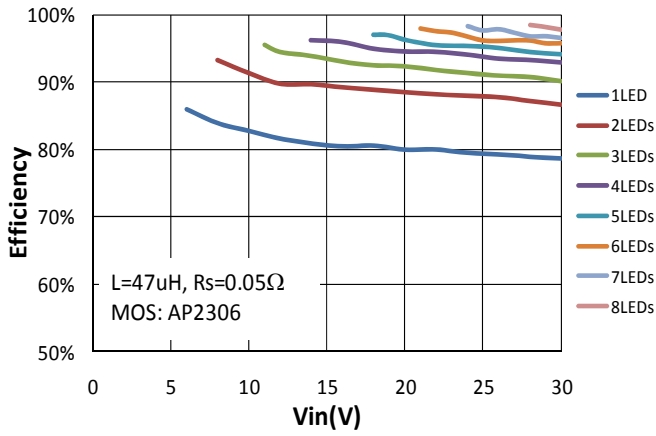
符号	参数	条件	最小值	典型值	最大值	单位
$D_{PWM(LF)}$	加在ADJ引脚上的PWM信号是低频时的调光比	PWM 频率=100Hz PWM 信号幅值= 5V, $V_{IN}=15V, L=27\mu H$, 驱动1颗 LED		1200:1		
$D_{PWM(HF)}$	加在ADJ引脚上的PWM信号是高频时的调光比	PWM 频率=10k Hz PWM 信号幅值= 5V, $V_{IN}=15V, L=27\mu H$, 驱动1颗 LED		13:1		
F_{SW}	工作频率	ADJ 引脚悬空 $L=100\mu H (0.82\Omega)$ $I_{OUT}=350mA @ V_{LED}=3.4V$ 驱动1颗LED		154		KHz
T_{ONmin}	推荐最小开关导通时间	外置NMOS导通		200		ns
T_{OFFmin}	推荐最小开关关闭时间	外置NMOS关闭		200		ns
F_{SWmax}	推荐最大工作频率				1	MHz
D_{SW}	推荐的占空比范围		0.3	0.7	0.9	
T_{PD}	内部比较器延时			50		ns
T_{SD}	热关断温度			140		$^{\circ}C$
T_{SD-HYS}	热关断迟滞			20		$^{\circ}C$

注释:

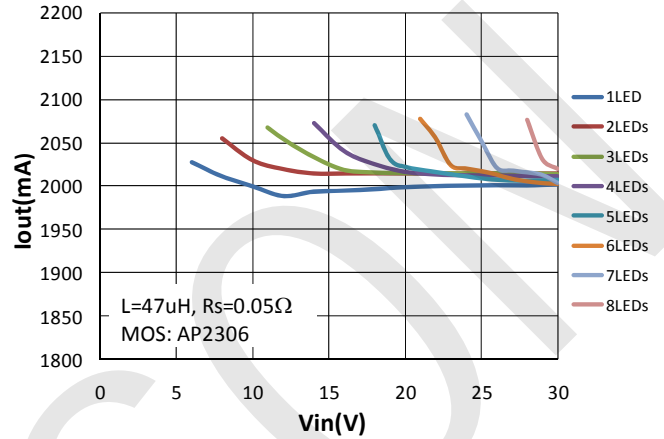
(*) 芯片量产测试是在 $25^{\circ}C$ 下进行。设计, 工艺和特征化分析可以保证芯片正常工作在其他温度。

典型性能特征

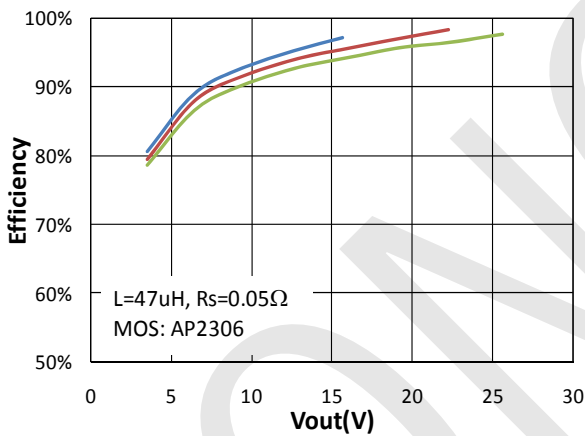
以下结果是在典型应用电路，环境温度 $T_{amb}=25^{\circ}C$ 时得出的，除非特别说明。



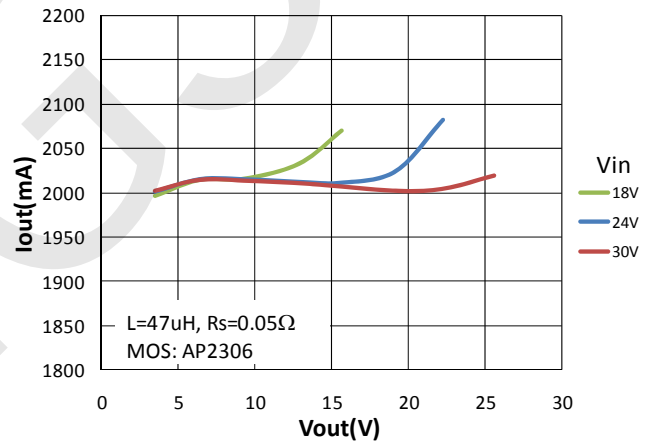
Efficiency vs. Supply Voltage



Output current vs. Supply Voltage

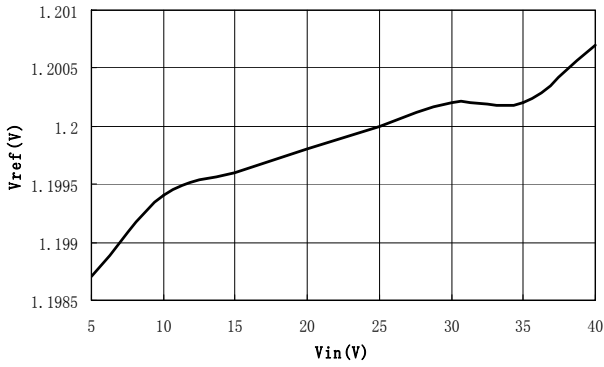


Efficiency vs. Output Voltage

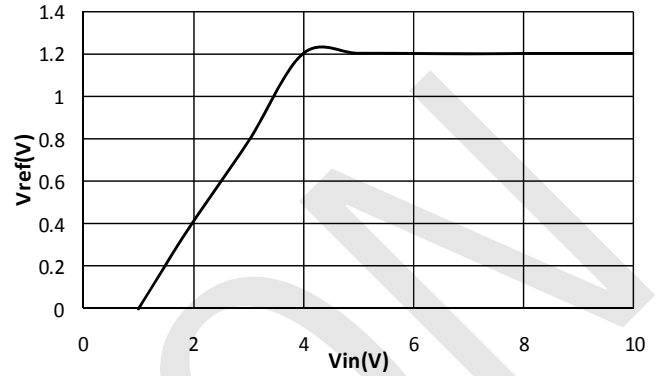


Output current vs. Output Voltage

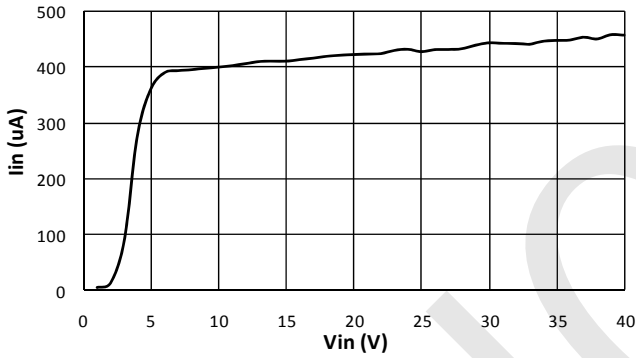
典型性能特征 (继续)



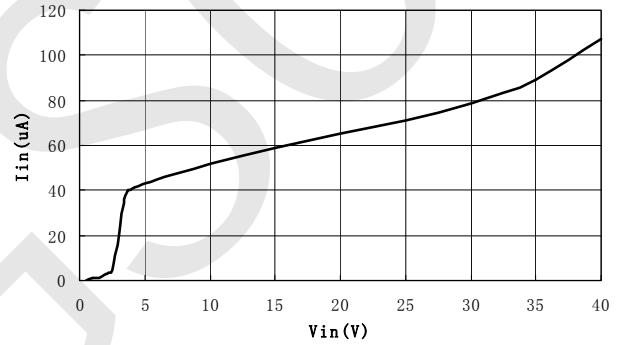
Vref 与 Vin 在正常电压时的关系曲线



Vref 与 Vin 在低电压下的关系曲线



供电电流与 Vin 的关系曲线(输出工作时的静态电流)



供电电流与 Vin 的关系曲线(输出关闭时的静态电流)

应用信息

通过外部电阻 R_S 设置普通模式下的输出电流

普通模式下的输出电流由接在 V_{IN} 和 I_{SENSE} 引脚间的电阻 R_S 决定:

$$I_{OUT\ nom} = 0.095/R_S$$

下面表格给出了按照第一页典型电路连接时,几种 R_S 值对应的输出电流:

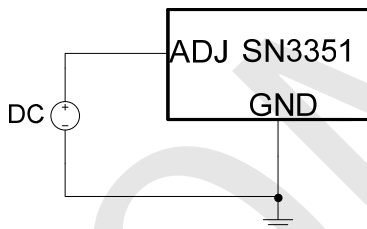
R_S (Ω)	普通模式下的输出电流 (mA)
0.0475	2000
0.095	1000
0.136	700

以上对应值是假设ADJ脚悬空内部上拉到芯片的基准电压1.2V。当ADJ引脚外加电压改变时,也可以使用不同的 R_S 值。

R_S 电阻建议采用1%精度的电阻,且电阻的温度系数要好才能保证输出电流的稳定性。

通过外加直流电压调整输出电流

可以通过在ADJ管脚施加直流电压(V_{ADJ})来调整输出电流,使其低于普通模式下的 R_S 设置的电流。



在这种情况下,输出电流的计算公式为:

$$I_{OUT\ ac} = 0.079 * V_{ADJ} / R_S \text{ [for } 0.3V < V_{ADJ} < 1.2V]$$

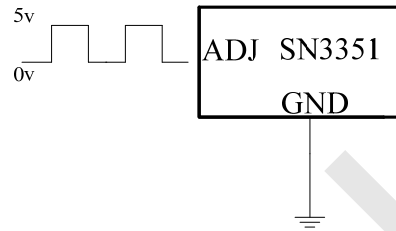
当 $V_{ADJ} = V_{REF}$ 时,输出为100%的 $I_{OUT\ nom}$ 。当ADJ引脚外加电压高于1.2V时,电流将自动被钳位在100%的 $I_{OUT\ nom}$ 。

ADJ引脚的输入阻抗是 $500k\Omega \pm 25\%$ 。

通过PWM控制方式调整输出电流

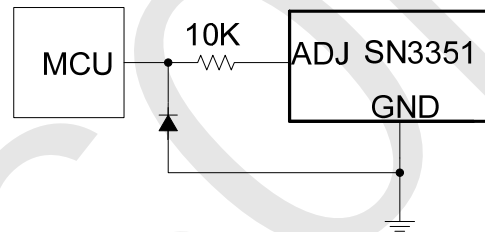
PWM信号直接驱动ADJ引脚

可以通过在ADJ引脚加脉宽调制(PWM)信号,来调整输出电流,使其小于电阻 R_S 所设置电流值(PWM信号幅值0V~5V)。PWM信号强度必须能驱动ADJ引脚内部 $500k\Omega$ 上拉电阻。电路如下图所示:



微控制器控制ADJ引脚

另外一种驱动方式是使用开漏级输出的微控制器。下面电路图示意了这种驱动方式的连接方法:



二极管和电阻可以抑制加在ADJ引脚上的由场效应管漏源级寄生电容引起的大幅值的负脉冲。这个负脉冲会导致错误的输出电流和芯片的工作不稳定。

关断模式

当ADJ引脚电压小于0.2V时,输出关闭。芯片进入待机状态,此时芯片待机电流下降到 $60\mu A$ 。

结构固有的LED开路保护

如果LED与芯片连接的地方出现开路,电感就会与外置NMOS的漏极分离,而避免其他升压结构会出现的损坏开关管的问题。

输入电容的选择

应该选用低ESR的电容充当输入去耦电容,因为电容的ESR会呈现为与电源串联的阻抗,降低系统效率。这个去耦电容须为电感提供大的峰值电流和平滑电源输入的电流纹波。

如果前级为直流电源,则电容量由电源纹波决定,

$$C_{\min} = \frac{I_F * T_{on}}{\Delta U_{MAX}}$$

其计算公式为:

其中, T_{on} 表示功率管开启时间, I_F 表示输出电流, ΔU_{MAX} 为电源电压纹波大小。 T_{on} 表示功率管开启时间。电容实际取值为最小值的2倍以上。

如果前级为交流电源,典型12V变压器输出电压纹波约为 $\pm 10\%$,当输入电容小于 $200\mu F$ 时,其AC正弦波形

的峰谷时的电压值会小于LED串（典型3颗LED串联）的正向总电压，使得输出平均电流会降低，因此，建议电容取值大于200uF。

为了系统能够在不同温度和电压下更稳定的工作，推荐使用X7R，X5R或者更好的电解质电容。Y5V电解质电容不适合用作这个应用下的去耦电容。

外置NMOS的选择

SN3351采用外置NMOS，所选择的NMOS的额定耐压必须高于输入电压且留有一定余量，NMOS的额定电流要高于电感中的电流峰值且留有一定余量。所选择的NMOS的开启电压 $V_{GS(th)}$ 建议低于3V，NMOS的导通电阻 R_{DSon} 应该尽可能小才能使系统效率最优化。推荐NMOS型号：AP2306或AP2310

注：推荐最大输出电流为2A。大电流的应用中，NMOS的损耗与输入电压、输出电流、工作频率直接相关。大的电感可降低工作频率，同时选择 R_{DSon} 和 C_{DS} 更小的NMOS可有效减小NMOS上的损耗，降低NMOS温度，提高系统效率。

电感器的选择

SN3351推荐使用的电感值的范围是 47μH 到 220μH。

在高电压应用以及输出电流较小时，推荐使用大的电感，以减小由于开关延时造成的纹波增加和效率变低等问题。大的电感还会降低输出电流随电源电压的变化量（参考典型性能特征图）。电感应给放置在尽量靠近NMOS的地方，并减小电感到NMOS和 V_{IN} 引脚的走线阻抗。

电感的磁饱和和电流应当大于芯片输出电流的峰值；电感的可连续工作的电流应该大于芯片输出电流的平均值。建议700mA应用选择磁饱和电流大于1.2A的电感；2A应用选择磁饱和电流大于3A的电感。

电感的选择不应该考虑到在不同电源电压和负载电流的情况下，占空比和开关时间都能符合规格要求。

下面的公式可以作为计算指导：

NMOS导通时间

$$T_{ON} = \frac{L\Delta I}{V_{IN} - V_{LED} - I_{AVG}(R_S + rL + R_{DSon})}$$

注意： T_{ONmin} 应该大于200ns

NMOS关闭时间

$$T_{OFF} = \frac{L\Delta I}{V_{LED} + V_D + I_{AVG}(rL + R_S)}$$

注意： T_{OFFmin} 应该大于200ns

在上面公式中：

L 是电感值 (H)

r_L 是电感寄生阻抗 (Ω)

I_{avg} LED平均电流 (A)

ΔI 是电感纹波电流的峰峰值 {内部设置为 $0.3 \times I_{avg}$ }

V_{IN} 供电电压 (V)

V_{LED} 是LED总的正向导通电压 (V)

R_{DSon} 是NMOS导通阻抗 (Ω)

V_D 是在所需电流下，二极管正向导通电压 (V)

设计实例

如果 $V_{IN}=12V$, $L=47\mu H$, $r_L=0.64\Omega$, $V_{LED}=3.4V$, $I_{avg}=333mA$, $R_{DSon}=0.1\Omega$ 和 $V_D=0.36V$

$$T_{ON} = (47e-6 \times 0.105)/(12 - 3.4 - 0.346) = 0.6\mu s$$

$$T_{OFF} = (47e-6 \times 0.105)/(3.4 + 0.36 + 0.322) = 1.21\mu s$$

由此得出工作频率是552kHz，占空比是0.33。

在正常的工作电压下，占空比等于0.5时，芯片可以达到最佳性能。这样设置可以使电流上下过冲相等，并提高输出电流的温度稳定性。

二极管的选择

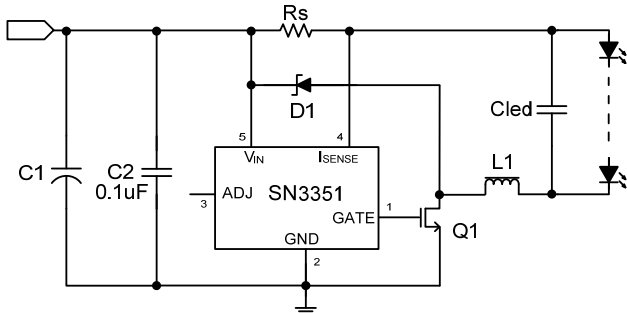
为了达到最高的效率和最佳的性能，整流管(D1)应该使用快速低寄生容抗肖特基二极管，该二极管要在最大供电电压和高温时也具有小的反向漏电流。

选择的二极管的最大电流要大于电感的最大磁饱和电流，二极管的承受连续电流的范围要大于负载上的最大电流。二极管在85°C时的反向漏电流是一个重要的指标，过大的反向漏电流将会导致芯片的功率损耗变大。

由硅二极管反向恢复时间导致的过大的正向导通时间和过冲将会增加NMOS漏极上的峰值电压。如果使用硅二极管，要注意NMOS漏极上的总电压包括纹波不能够超过芯片规定的最大值。

减小输出电流纹波

通过在LED两端并联一个电容 C_{led} ，可以使输出电流的纹波减小，具体电路连接请见下图：



1 μ F的电容可以近似把输出电流纹波减小3倍。增加 C_{led} 的值，电流纹波会相应的减小。这个电容不会影响系统频率和效率，但是会通过减小LED电压上升速度，增加启动时间。

低电压工作

当电源电压升高到外置NMOS的开启阈值时，NMOS导通电阻变的足够小，NMOS开始导通。当供电电压低于规格书中的最小值时，开关的占空比会变高，系统功率损耗会变大。应该避免芯片工作在这种情况下，以减小结温超过最大值的危险。(具体请参考散热设计)

当驱动两个或者两个以上LED时，正向导通电压将会足够防止芯片在低于6V的情况下开关工作，这将使系统被损坏的可能性减到最小。

散热设计

当芯片工作在高温度环境或者输出大电流的时候，要注意散热设计，以防止超过NMOS封装的功率损耗极

限。

系统损耗会在最小的供电电压下达到最大值。功率损耗还会由于线路的效率变低而增加。造成这种问题的原因可能是电感选择不当，或者NMOS漏极过大的寄生电容造成的。

电路板布局设计

NMOS的漏极

NMOS的漏极是一个快速开关节点，所以PCB走线越短越好。为了防止地线跳动，芯片的GND引脚应该直接焊在电路板的铺地层上。

电感器和去耦电容

尽量把电感器和去耦电容放置在靠近IC的位置是十分重要的，这样做可以减小寄生阻抗和感抗，防止无谓的功率损耗。同时，与 R_s 串联的走线的阻抗也应该保持尽量小。

ADJ引脚

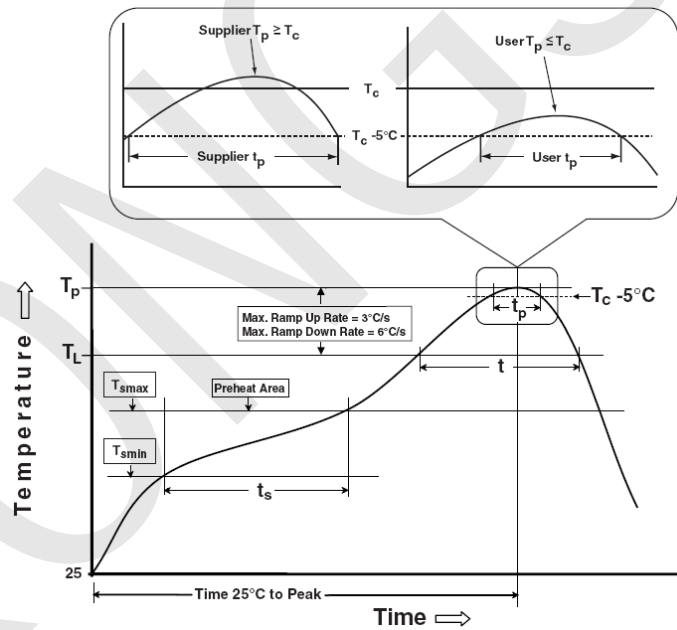
ADJ引脚是高阻抗输入引脚，所以当引脚悬空时，PCB的走线应该尽量短，以减小噪声的拾取。ADJ引脚可以输入1.2V~5V电压。在这种情况下，输出电流将被钳位在ADJ引脚电压为1.2V时的电流值。

高压路径

避免ADJ引脚附近的高压走线，减小由PCB板污染造成的漏电流。这样的污染会造成ADJ引脚电压抬高，并引起输出电流的上升。用GND将ADJ引脚包围起来将会减小输出电流变化的危险

回流焊接特性参数

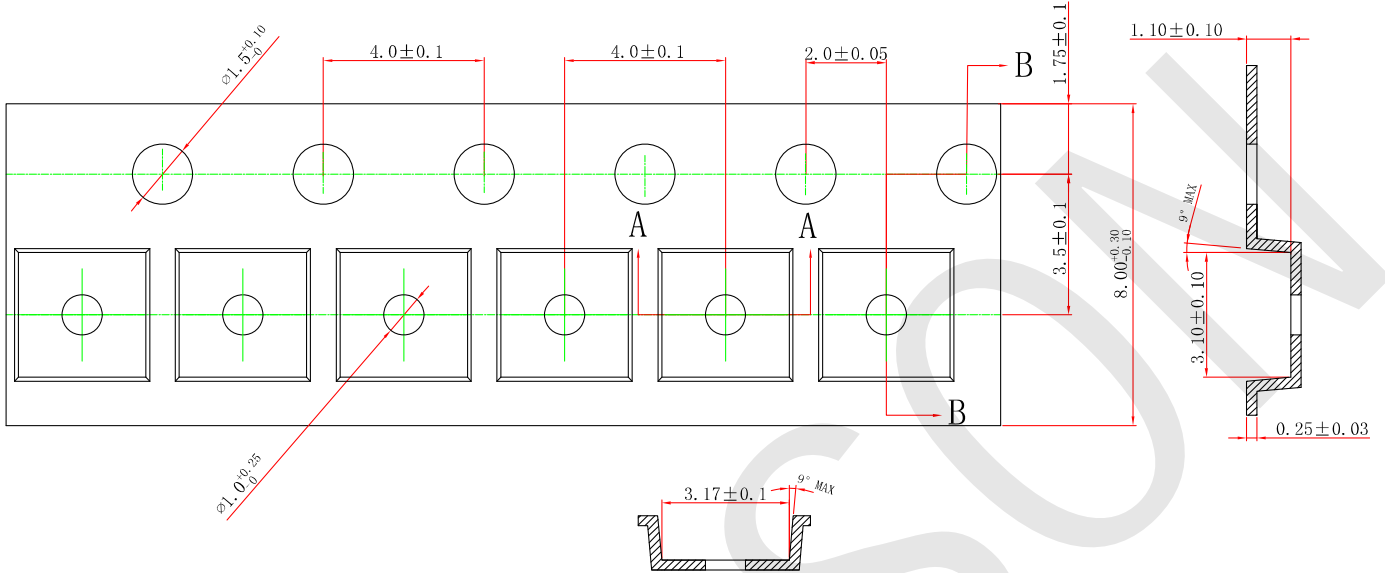
Profile Feature	Pb-Free Assembly
Preheat & Soak	
Temperature min (T _{smin})	150°C
Temperature max (T _{smax})	200°C
Time (T _{smin} to T _{smax}) (t _s)	60-120 seconds
Average ramp-up rate (T _{smax} to T _p)	3°C/second max.
Liquidous temperature (T _L)	217°C
Time at liquidous (t _L)	60-150 seconds
Peak package body temperature (T _p)*	Max 260°C
Time (t _p)** within 5°C of the specified classification temperature (T _c)	Max 30 seconds
Average ramp-down rate (T _p to T _{smax})	6°C/second max.
Time 25°C to peak temperature	8 minutes max.



回流焊接温度曲线

卷带包装信息

SOT23-5

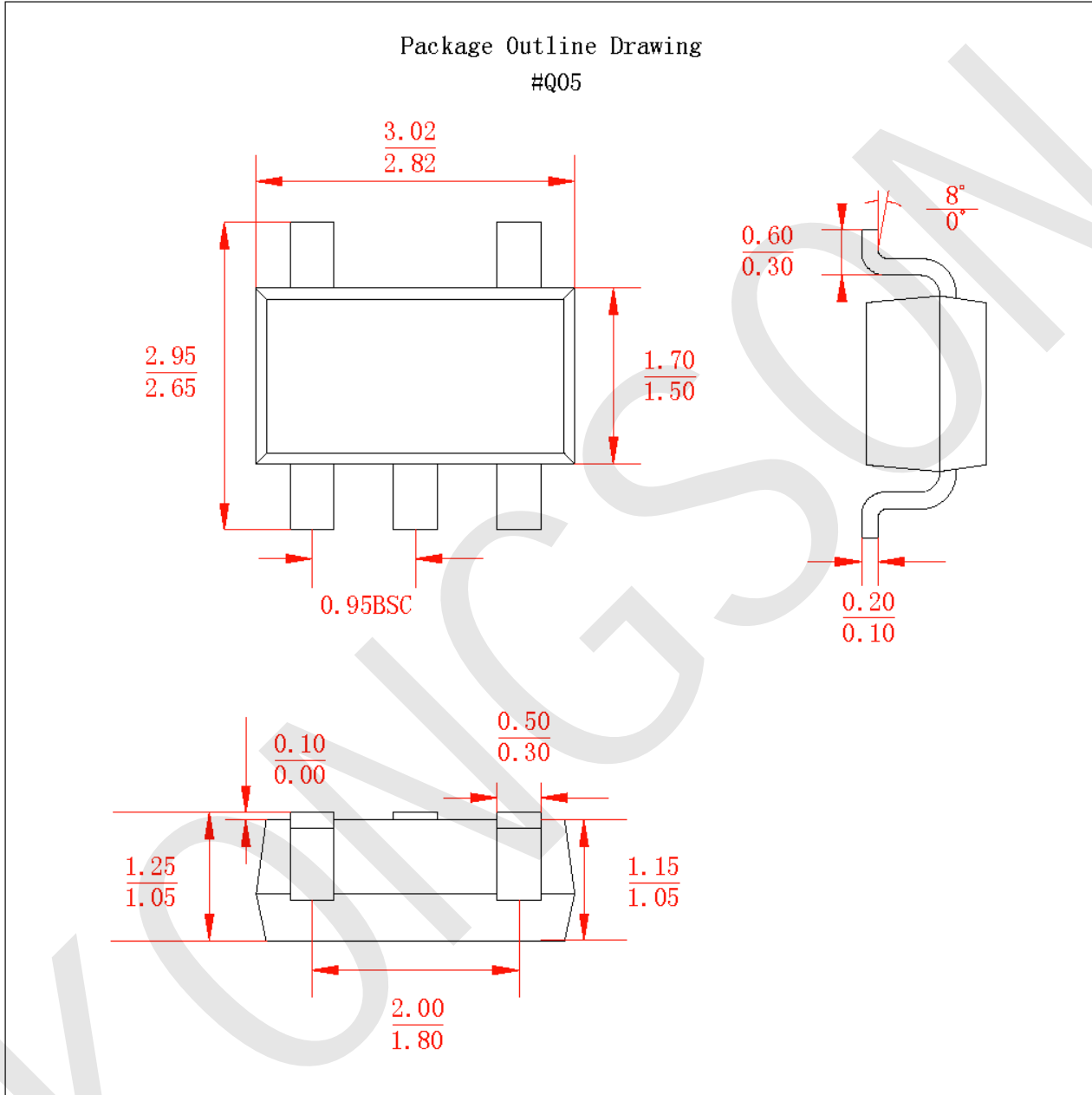


NOTES:[技术要求]:

1. CARRIER TAPE COLOR: BLACK [载带颜色为黑色]
2. COVER TAPE WIDTH: 5.50 ± 0.20 [配套5.5+0.2宽盖带]
3. COVER TAPE COLOR: TRANSPARENT [盖带颜色无色透明]
5. ANTISTATIC COATED $10^5 \sim 10^{11}$ OHMS/SQ. [单位面积表面阻抗为 $10^5 \Omega/\square \sim 10^{11} \Omega/\square$]
6. 10 SPROCKET HOLE PITCH CUMULATIVE TOLERANCE ± 0.20 MAX. [10个传送定位孔间距累积公差0.20MAX.]
7. CAMBER NOT TO EXCEED 1 MM IN 100 MM [载带直线弯曲度: $\leq 1\text{mm}/100\text{mm}$.]
8. MOLD# TSOT-23/25/26/28 [载带规格TSOT-23/25/26/28]
9. ALL DIMS IN mm. [所有单位为mm]
10. BAN TO USE THE LEVEL 1 ENVIRONMENT-RELATED SUBSTANCES OF JCET PRESCRIBING. [禁止使用长电科技规定的 一级环境管理物质]
11. THE DIRECTION OF VIEW: [视图方向:

封装信息

SOT23-5



重要声明

矽恩微电子有限公司不对本公司产品以外的任何电路的使用负责，也不提供其专利许可。矽恩微电子有限公司保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。客户应该在发送订单之前取得最新的相关信息并且核对信息的正确和完整性。